

СРЕДСТВА ДИСПЕТЧЕРИЗАЦИИ В МУЛЬТИМИКРОПРОЦЕССОРНЫХ СИСТЕМАХ

Каримов Бактыбек Токтомурастович, к.т.н., профессор каф. "Радиоэлектроника", Институт Электроники и Телекоммуникаций при КГТУ им. И. Раззакова, Кыргызская Республика, 720044, г. Бишкек, пр. Ч. Айтматова 66, e-mail: karimov_bt@mail.ru

Кармышаков Аскарбек Камалдинович, к.т.н., доцент каф. "Радиоэлектроника", Институт Электроники и Телекоммуникаций при КГТУ им. И. Раззакова, Кыргызская Республика, 720044, г. Бишкек, пр. Ч. Айтматова, 66, e-mail: askar1969@mail.ru

Голомазов Евгений Георгиевич, ст. пр. каф. "Радиоэлектроника", Институт Электроники и Телекоммуникаций при КГТУ им. И. Раззакова, Кыргызская Республика, 720044, г. Бишкек, пр. Ч. Айтматова 66, e-mail: exodus_09@mail.ru

Предложена структура средства диспетчеризации для мультимикропроцессорных систем, которая обеспечивает оптимальную загрузку всех модулей системы, позволяет повысить производительность системы и уменьшает число конфликтных ситуаций в системе.

Ключевые слова: мультимикропроцессорные системы, диспетчеризация, процессорный элемент, системы распределения заданий, счетчики, шифратор приоритетов, дешифратор, коммутатор

DISPATCHERIZATION MEANS IN THE MULTIMICROPROCESSOR SYSTEMS

Karimov Baktybek Toktomuratovich, PhD (Engineering), Associate Professor of dep. "Radio Electronics", 66, Prospect Ch.Aitmatova, Bishkek, Kyrgyz Republic, 720044, Institute of Electronics and Telecommunications under KSTU named after I. Razzakova, e-mail: karimov_bt@mail.ru

Karmyshakov Askarbek Kamaldinovich, PhD (Engineering), Associate Professor of Dep. "Radio Electronics", 66, Prospect Ch.Aitmatova, Bishkek, Kyrgyz Republic, 720044, Institute of Electronics and Telecommunications under KSTU named after I. Razzakova, e-mail: askar1969@mail.ru

Golomazov Evgenie Georgievich, The senior lecturer of dep. "Radio Electronics", 66, Prospect Ch.Aitmatova, Bishkek, Kyrgyz Republic, 720044, Institute of Electronics and Telecommunications under KSTU named after I. Razzakova, e-mail: exodus_09@mail.ru

The structure of the dispatching for multi-microprocessor systems is proposed, which ensures optimal loading of all modules of the system, improves system performance and reduces the number of conflict situations in the system.

Keywords: multi-microprocessor systems, dispatching, processor element, job distribution systems, counters, priority encryption, decoder, switch

Достичь высокой эффективности систем связи (СС) в мультимикропроцессорных системах (ММПС) можно только комплексной оптимизацией как структуры аппаратных средств СС, так и распределения ресурсов СС между модулями ММПС.

Основные функции систем управления в ММПС состоят в: планировании работы системы, выделении процессорного элемента (ПЭ) для выполнения заданий (диспетчеризация); разрешении конфликтов при обращении к общим системным ресурсам и др. [2].

При управлении планированием и диспетчеризацией в ММПС выделяют три типа задач.

Задача первого типа возникает при симметричном управлении всеми ПЭ, когда программы планирования и диспетчеризации неэффективно используют модули системы. В этом случае в некоторые периоды времени к одному ПЭ выстраивается очередь заданий, в то время, как другие простаивают. Для ее решения необходимо, чтобы программа - диспетчер, как и программа - планировщик ММПС были более совершенными, чем подобные программы в однопроцессорных системах.

Задача второго типа заключается в определении перечня заданий и их частей, которые могут выполняться параллельно на нескольких ПЭ. Ее решение позволяет эффективнее использовать ресурсы ММПС, но полностью обеспечить равномерную загрузку ПЭ в произвольный момент времени для сложных заданий не всегда удается.

Задача третьего типа - обеспечение равномерной загрузки всех ПЭ системы в каждый момент времени. Ее решение для неделимых заданий может потребовать применения сложных методов прогнозирования с целью определения времени выполнения заданий и других требований к ресурсам системы.

Для решения вышеперечисленных задач проектируются средства диспетчеризации ММПС, которые еще называют системами распределения заданий (СРЗ). СРЗ предназначены для обеспечения максимальной производительности ПЭ системы и уменьшения числа конфликтных ситуаций в системе. Управление системами распределения заданиями осуществляется на программном уровне.

Функциональная схема системы распределения заданий между модулями ММПС, обеспечивающая оптимальную загрузку всех модулей системы, приведена на рис. 1.

В состав СРЗ входят N счетчиков (СЧ), шифратор приоритетов (ШП), дешифратор (ДШ), коммутатор (Км) и N элементов И.

СРЗ работает следующим образом. В исходном состоянии все ПЭ свободны, находятся в работоспособном состоянии, все СЧ установлены в единичное состояние, на все входы блокировки (ВхБ) подаются логические единицы, разрешающие работу соответствующих каналов. При этом с выходов признака переноса всех счетчиков логические единицы поступают на информационные входы ШП. При наличии хотя бы одной единицы на входах ШП, последний выдает единицу на выход переноса, которая поступает на вход стробирования ДШ и на входы задания режима всех СЧ, устанавливая их в режим хранения и на управляющий вход Км, подключая тем самым синхровход по записи Км к входу синхронизации СЧ. Единичный сигнал на входе стробирования ДШ разрешает дешифрацию кода (код представляет собой номер первого установленного единичное состояние СЧ, в исходном состоянии будет номер первого СЧ₁), который поступает с информационного выхода ШП. В результате дешифрации единичный сигнал с первого выхода ДШ подается на вход разрешения записи СЧ₁, устанавливая его в режим

параллельной записи, и на второй вход блока элементов I_1 , открывая его для обмена информацией. Логические нули на остальных выводах ДШ запрещают передачу информации через соответствующие этим выходом блоки элементов $I_2 - I_N$ и одновременно поступая на вход разрешения записи задают режим счета или хранения в $СЧ_2 - СЧ_N$.

Код задания и код времени решения с информационного входа (ИВх) СРЗ поступает через открытый блок элемента I_1 на выход (Вых1) первого канала и далее в соответствующий ПЭ. Кроме того, код времени выполнения задания записывается в $СЧ_1$ по синхроимпульсу, поступающему через Км с синхровхода $СЗп$. После этого на выходе признака переноса $СЧ_1$ появится нулевой сигнал. Это изменение вызовет изменение выходного кода ШП и соответственно изменение кода на выходе ДШ. В результате этого логическая единица появится на втором выходе ДШ, а на остальных выходах установятся логические нули. Логическая единица на втором выходе ДШ разрешает передачу информации через блок элементов I_2 и одновременно переводит счетчик $СЧ_2$ в режим параллельной записи кода с ИВх. Логические нули на остальных выходах ДШ запрещают передачу информации через блоки элементов I_1, I_2, \dots, I_N и одновременно переводят счетчики $СЧ_1, СЧ_2, \dots, СЧ_N$ в режим хранения. Следующее (второе) задание через открытый блок элементов I_2 распределится на второй информационный выход Вых2, а код времени решения этого задания запишется во второй $СЧ_2$. Выход переноса $СЧ_2$ примет нулевое значение, что вызовет дальнейшее изменение кодов ШП и ДШ, закрытие одних и открытие других блоков элементов I . Аналогичные действия будут происходить до распределения N -го задания, то есть когда код задания пройдет через N -й блок элементов I_N и код времени решения этого задания запишется в $СЧ$. При этом выход переноса $СЧ_N$ примет нулевое значение и на входах ШП больше не будет единичных сигналов. Сигнал выхода переноса

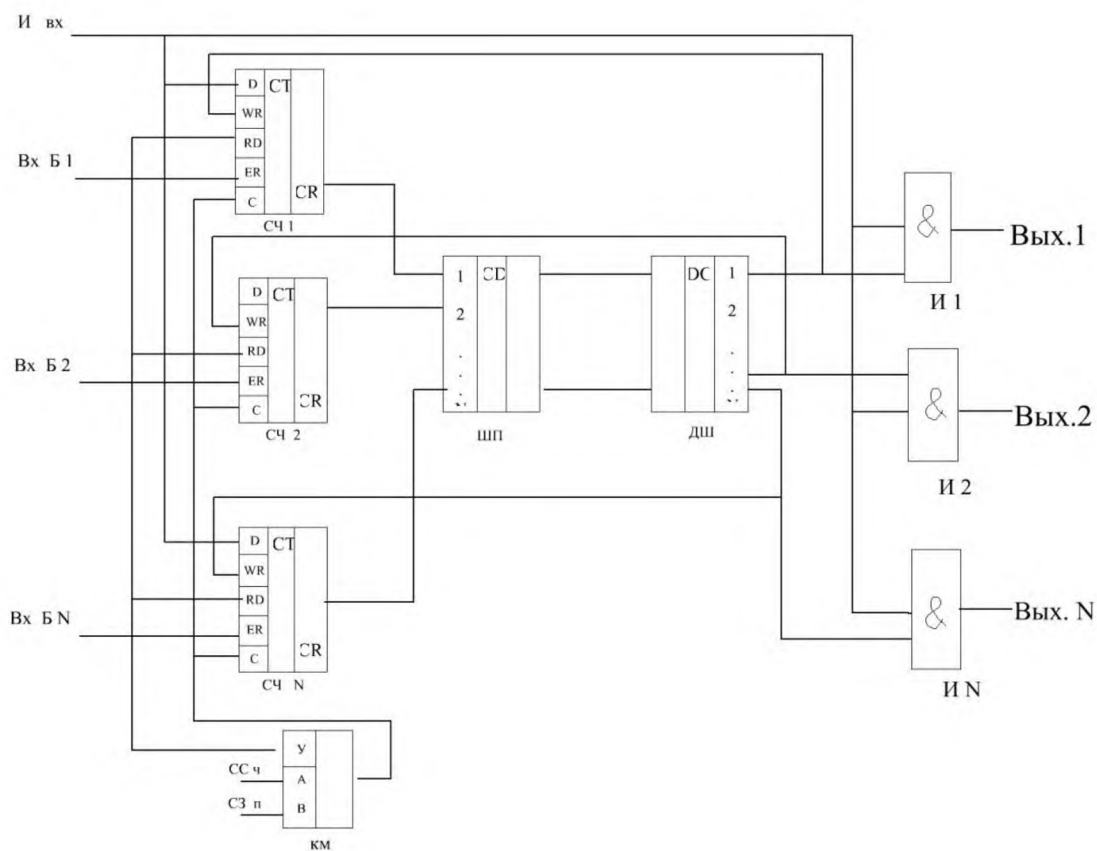


Рис. 1. Функциональная схема системы распределения заданий между модулями ММПС

ШП примет нулевое значение и тем самым заблокирует работу ДШ по входу стробирования. На всех выходах ДШ будут логические нули, которые запретят передачу через блоки элементов I_1 - I_N . Одновременно нулевой сигнал с выхода переноса ШП переводит $СЧ_1 \dots СЧ_N$ в счетный режим и подключает к входам синхронизации счетчиков синхровход по счету $ССч$. В результате этого импульсы с синхровхода по счету $ССч$ поступают во все счетчики $СЧ_1 \dots СЧ_N$, при этом они декрементируют содержимое, если время решения записана в прямом коде (или инкрементируют содержимое если время решения записано в обратном коде). Счетный режим (поиск наименее загруженной ПЭ) будет продолжаться до тех пор, пока в каком-то счетчике не наступит переполнение. Как только в i -ом счетчике $СЧ$ наступит переполнение, то он будет сигнализировать об этом выдачей логической единицы на выход признака переноса, которая поступит на i -й вход ШП. Это вызовет появление на выходе переноса ШП логической единицы, которая разрешает работу ДШ, переводит все $СЧ$ из режима счета в режим хранения и кроме того, подключает на выход коммутатора в синхровход по записи $СЗи$. В результате дешифрации кода с информационных выходов ШП на i -ом выходе ДШ появится логическая единица, которая, поступив на второй вход группы элементов I разрешает передачу информации через i -й канал. Одновременно логическая единица с i -го выхода ДШ поступит на вход разрешения записи $СЧi$ и переводит его в режим параллельной записи. Следующее задание через открытый блок элементов I_i распределяется на i -й информационный выход $Выхi$, а код времени решения этого задания запишется в i -й $СЧ_i$. Таким образом, следующее задание поступит в i -ю ПЭ, время выполнения заданий которой было минимальным. Во время работы СРЗ может появиться необходимость во временном отключении одного или нескольких каналов, например, из-за неисправности ПЭ. Для отключения i -й ПЭ на $ВхBi$ подается единица, при этом признак переноса счетчика $СЧ_i$ принимает значение логического нуля вследствие чего блок элементов I_i будет закрыт. СРЗ продолжает работу по распределению заданий с учетом отклоненных каналов.

Выводы: Предложенная структура системы распределения заданий между модулями ММПС позволяет обеспечить повышение производительности системы за счет равномерной загрузки всех ПЭ системы в каждый момент времени и уменьшает число конфликтных ситуаций в системе.

Список литературы

1. Архитектура многопроцессорных вычислительных систем/ Под.ред. Тимохина В.И. – Л.: ЛГУ, 1981, - 145с.
2. Балабанова А.С. Многопроцессорные системы. Основы принципы организации. – Управляющие системы и машины, 1983, № 3, С. 3-10
3. Балашов Е.П., Пузанков Д.В. Проектирование информационных управляющих систем. – М.: Радио и связь, 1987. – 256с.