

В данной работе рассматриваются принципы построения современной первичной сети, отмечаются достоинства и недостатки сетей, которые строятся на основе технологии цифровой передачи и используют в качестве сред передачи электрический и оптический кабели и радиоэфир.

Первичной сетью называется совокупность типовых физических цепей, типовых каналов передачи и сетевых трактов системы электросвязи, образованная на базе сетевых узлов, сетевых станций, оконечных устройств первичной сети и соединяющих их линий передачи системы электросвязи. В основе современной системы электросвязи лежит использование цифровой

первичной сети, основанной на использовании цифровых систем передачи. Как следует из определения, в состав первичной сети входит среда передачи сигналов и аппаратура систем передачи. Как видно из рис. 1.1, современная цифровая первичная сеть может строиться на основе трех технологий: PDH, SDH и ATM.

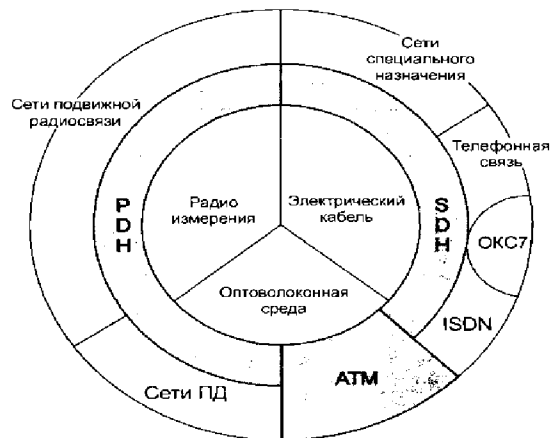


Рис. 1. Место цифровой первичной сети в системе электросвязи

Первичная цифровая сеть на основе PDH/SDH состоит из узлов мультиплексирования (мультиплексоров), выполняющих роль преобразователей между каналами различных уровней иерархии стандартной пропускной способности

(табл. 1.1, 1.2), регенераторов, восстанавливающих цифровой поток на протяженных трактах, и цифровых кроссов, которые осуществляют коммутацию на уровне каналов и трактов первичной сети. Первичная сеть строится на основе типовых

каналов, образованных системами передачи. Современные системы передачи используют в качестве среды передачи сигналов электрический и оптический кабель, а также радиочастотные средства (радиорелейные и спутниковые системы передачи). Цифровой сигнал типового канала имеет определенную логическую структуру, включающую *цикловую структуру сигнала и тип линейного кода*. Цикловая структура сигнала используется для синхронизации, процессов мультиплексирования и демultipлексирования между различными уровнями иерархии каналов первичной сети, а также для контроля блоковых ошибок. Линейный код обеспечивает помехоустойчивость передачи цифрового сигнала. *Аппаратура передачи* осуществляет преобразование цифрового сигнала с цикловой структурой в модулированный электрический сигнал, передаваемый затем по среде передачи.

Основные тенденции в развитии цифровой первичной сети.

В настоящий момент очевидной тенденцией в развитии технологии мультиплексирования на первичной сети связи является переход от PDH к SDH. Если в области средств связи этот переход не столь явный (в случае малого трафика по-прежнему используются системы PDH), то в области измерительных технологий и принципов эксплуатации тенденция к ориентации на технологию SDH более явная, поскольку операторы,

использующие технологию PDH, как правило, не заинтересованы в проведении масштабных измерений на сети, их интересы обычно ограничиваются анализом основного передаваемого потока E1. В то же время операторы, создающие большие сети, уже сейчас ориентированы на использование технологии SDH и заинтересованы в проведении глобальных измерений на всех уровнях иерархии SDH.

Следует также отметить, что SDH дает возможность прямого доступа к каналу 2048 кбит/с за счет процедуры ввода/вывода потока E1 из трактов всех уровней иерархии SDH. Канал E1 (2048 кбит/с) является основным каналом, используемым в сетях цифровой телефонии, ISDN и других вторичных сетях, вследствие чего операторы сетей SDH практически не заинтересованы в проведении измерений на всех уровнях иерархии PDH.

Подводя итог вышесказанному, можно выделить следующую тенденцию в измерительных технологиях PDH/SDH. В настоящее время интерес к технологиям измерений на сетях PDH снижается, ограничиваясь лишь анализом первичного потока E1 (2048 кбит/с). В то же время интерес к измерительным технологиям на сетях SDH растет. Развитие технологии SDH повышает интерес к измерениям E1 - наиболее распространенной нагрузки, передаваемой по сетям SDH.

Графически этот процесс можно представить в виде схематического графика (рис. 1.2).

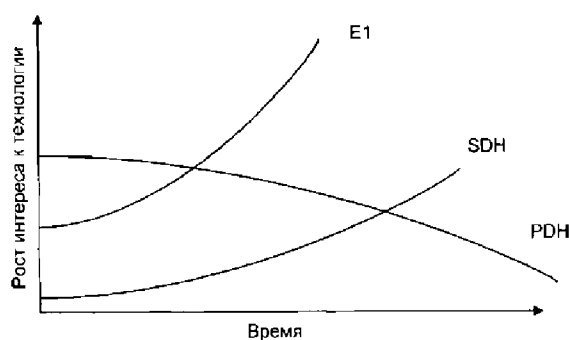


Рис. 2. Рост интереса к технологиям измерений PDH, SDH и E1 (ИКМ)

Второй тенденцией в развитии цифровой первичной сети является перспективный переход к технологии ATM. Как уже отмечалось выше, на современном этапе развития рассматривать ATM в качестве одной из технологий построения первичной сети скорее всего преждевременно. Тем не менее, можно ожидать, что в перспективе с переходом вторичных сетей на технологию ATM именно эта технология составит конкуренцию современному лидеру - технологии SDH.

Стоит отметить, что технология ATM охватывает не три уровня модели OSI (эталонной модели взаимодействия открытых систем), определяющие параметры первичной сети PDH/SDH,

а все 7 уровней. В этом случае общий переход к технологии ATM в системах передачи и коммутации может привести к изменению самой концепции построения системы электросвязи, включая разделение на первичную и вторичные сети.

Сетевой Анализатор

Предназначен для измерения параметров цифровых линий связи плездохронной/синхронной иерархии (PDH) применяются в технике связи, измерительной технике в процессе пуско-наладочных работ при вводе в эксплуатацию, при выполнении настроечных, ремонтных и профилактических работ в процессе эксплуата-

ции, а также при исследованиях цифровых систем

передачи. На рис 2 представлен анализатор E1



Рис 3. Анализатор E1.

Сам прибор конструктивно можно разбить на 3 блока. Блок преобразования, управляющий блок, блок управления питанием.

Блок преобразования E1 в параллельный код можно сказать является составляющей частью данного прибора. С помощью его производится сначала преобразование входящих сигналов в формат необходимый для анализа. Основу преобразования в параллельный код выполняет программируемая интегральная схема.

В СОСТАВ БЛОКА ПО ПРЕОБРАЗОВАНИЮ в параллельный код входят следующие элементы

1. разъемы для передачи информации.
2. компараторы напряжения
3. стабилизаторы напряжения
4. операционные усилители
5. Программируемая логическая матрица
6. резисторы и диоды.

Описание канального приемника и преобразователя из последовательного вида в параллельный

1. Входной сигнал шлейфа E1 поступает через разъем типа T10P8C и ограничивающие резисторы R1, R2 на развязывающий трансформатор L1. Данный трансформатор нам необходим для понижения напряжения для заданного значения и для обеспечения улучшенной безопасности.

2. С выхода развязывающего трансформатора входной сигнал детектируется диодами VD1, VD2, смещается на уровень +12В резистором R8 и поступает на вход усилителя образованного элементами R7, D5, C4, R12.

3. На положительный вход усилителя поступает регулируемый смещающий уровень с элементов R9, R11, R13. Такое включение позволяет тщательно отслеживать уровень сигнала в шлейфе E1, необходимый для правильной фиксации значений «0» и «1» после развязывающего трансформатора.

4. «+» и «-» сигналы с развязывающего трансформатора поступают на положительные входы двух компараторов D1 и D2.

5. На отрицательные входы компараторов поступает сигнал рассогласования с операционного усилителя D5.

6. На компараторах D1 и D2 происходит выделение полезного сигнала и отсеивание помехи в шлейфе E1.

7. Операционный усилитель D6 предназначен для определения наличия сигнала в шлейфе E1. В случае отсутствия в шлейфе сигнала E1 программируемая логическая матрица не осуществляет прием и распознавание полезного сигнала.

8. С выходов компараторов D1 и D2 полезный сигнал поступает на вход программируемой логической матрицы EPM7128SCL15 производства Altera

9. Данная матрица была выбрана по следующим признакам критериям:

Наличие необходимых элементов для реализации преобразования потока:

Декодер HDB3

Схему цикловой и сверхцикловой синхронизации.

Схему преобразования последовательного сигнала в параллельный схему выделения информационных байт и выдачу их в контроллер параллельного порта прибора. Также эта матрица имеет свой собственный синхронизатор.

Основную функцию по преобразованию потока из последовательного в параллельный выполняет программируемая логическая матрица D7 (EPM7128SCL15). Для правильной работы блока нужно тщательно проработать прошивку для данной матрицы

Программирование матрицы осуществляет специальный программатор BIT BLASTER.

10. Разработка структуры матрицы ведется в среде проектирования MAXII plus производства Altera.

Само преобразование происходит с помощью следующих устройств описанных в пункте 9

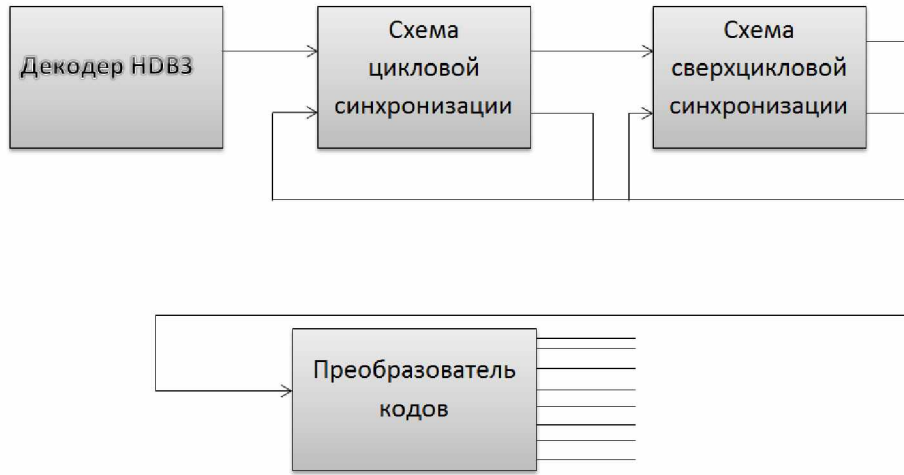


Рис.4 Схема преобразования

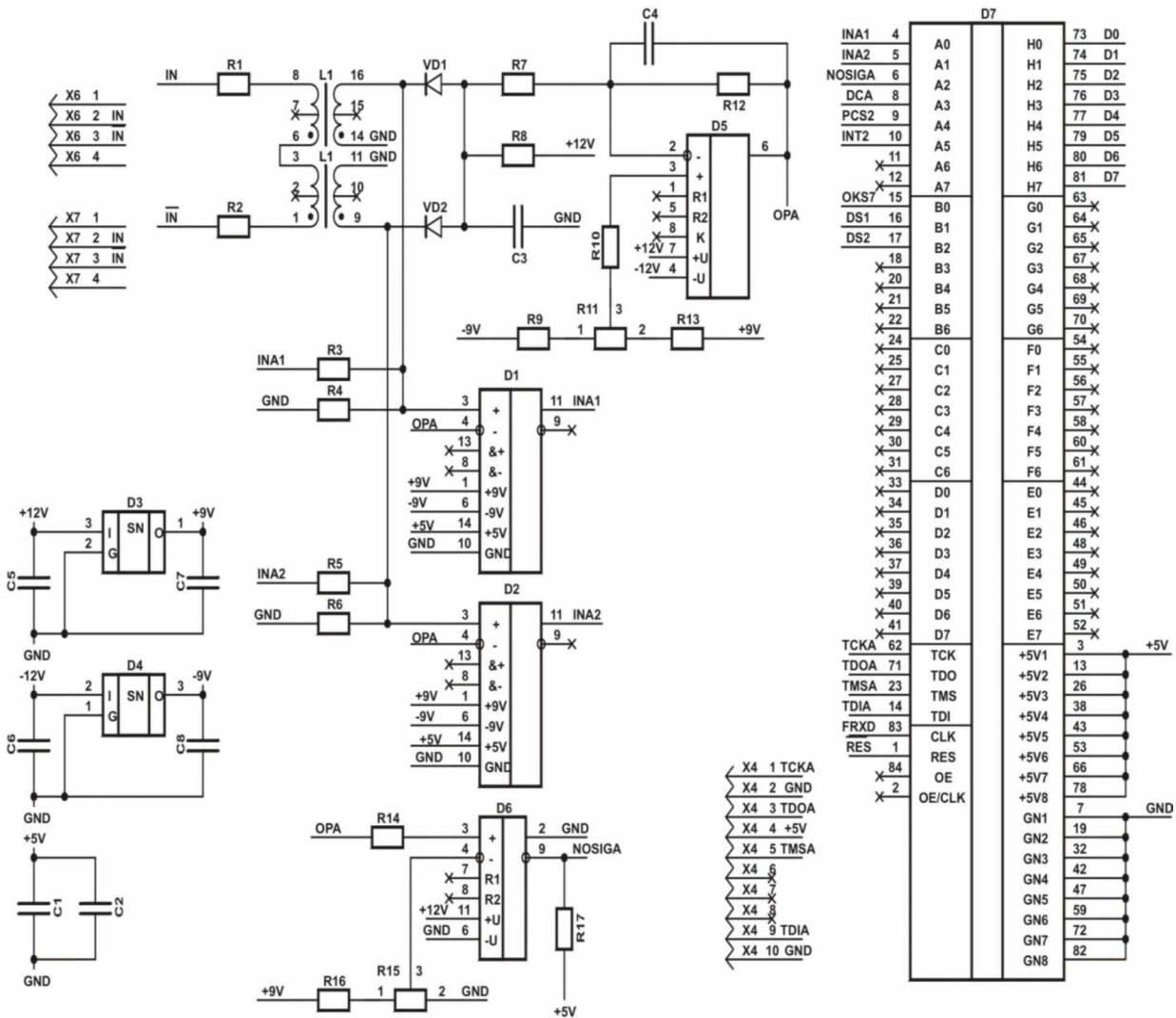


Рис.5 Принципиальная схема преобразования

Литература

1. Ресурсы интернет