

УДК 004.312.24:004.45

ПОСТРОЕНИЕ МАТРИЧНОГО КОММУТАТОРА СО СВЯЗЯМИ ПО ПОЛНОМУ ГРАФУ ДЛЯ МУЛЬТИМИКРОПРОЦЕССОРНЫХ СИСТЕМ

Каримов Бактыбек Токтомурастович, к.т.н., профессор каф. "Радиоэлектроника", Институт Электроники и Телекоммуникаций при КГТУ им. И. Раззакова, Кыргызстан, 720044, г. Бишкек, пр. Мира 66, e-mail: karimov_bt@mail.ru

В статье приведена структура матричного коммутатора со связями по полному графу. Дано определение матричного коммутатора и подробно описана его работа в составе мультимикропроцессорной системы. Рассмотрена структура и функционирование коммутирующего элемента. Выделены характерные особенности данной системы связи.

Ключевые слова: матричный коммутатор, мультимикропроцессорная система, процессорный элемент, символические имена, коммутирующий элемент.

THE DESIGNING OF MATRIX SWITCH WITH CONNECTIONS OVER THE COMPLETE GRAPH FOR MULTIMICROPROCESSOR SYSTEM

Karimov Baktybek Toktomuratovich, PhD (Engineering), Associate Professor of dep. "Radio electronics", 66, Prospect Ch.Aitmatova, Bishkek, Kyrgyz Republic, 720044, Institute of Electronics and Telecommunications at KSTU named after I. Razzakova, e-mail: karimov_bt@mail.ru

In this scientific paper the structure of a matrix switch with connections over the complete graph is presented. A definition of the matrix switch is given and its operation is described in detail in the multi-microprocessor system. The structure and functioning of the switching element is considered. The characteristic features of this communication system are singled out.

Keywords: matrix switch, multi-microprocessor system, processor element, symbolic names, switching element.

Введение

Дальнейший прогресс в области создания высокопроизводительных мультимикропроцессорных систем (ММПС) невозможен без решения важных проблем из области аппаратного и программного обеспечения [1], к числу которых относятся организация быстродействующих средств связи (СС) для обмена информацией между компонентами ММПС [3].

ММПС, где система связей между модулями реализуется посредством «прямоугольной решетки» соединительных шин, которые могут соединять (в смысле передачи информации) в любой точке их пересечения, называют системами с перекрестной коммутацией. Такая организация системы позволяет устанавливать связь между любыми модулями системы на все время обмена информацией. Рассматриваемый метод переключения связей часто называют коммутацией с пространственным разделением. Перекрестный коммутатор в научно-технической литературе по вычислительным системам и сетям встречается также под названием матричного коммутатора (МК).

Существенного повышения пропускной способности СС можно достичь за счет использования пространственной коммутации, которая реализуется посредством различных перекрестных коммутационных схем.

Под перекрестной коммутационной схемой понимается либо МК, либо схема с каскадно-включенными несколькими МК. Логическая структура МК представляет собой набор взаимнопересекающихся вертикальных и горизонтальных шин. На пересечении i – той вертикальной ($i = \overline{1, n}$) и j -ной горизонтальной ($j = \overline{1, l}$) шин расположены коммутирующие элементы (КЭ), с помощью которых образуются информационные пути $P_{ij} \in P$.

Оценивая требования к производительности к ММПС и значения производительности отдельных реально существующих микропроцессоров (МП), можно предположить, что их количество в этих системах не превысит 10^2 .

Поэтому в качестве СС с пространственной коммутацией для ММПС целесообразно использовать перекрестные коммутационные схемы.

При разработке МК для высокопроизводительных вычислительных систем (ВС) основное внимание уделяется сокращению времени передачи информации, расширению множества всевозможных путей P_{ij} , повышению надежности работы и сокращению аппаратных затрат.

Работа МК как СС состоит из двух фаз. На первой фазе производится настройка всевозможных информационных путей. А на второй – осуществляется обмен информацией по этим путям. В известных МК информационные пути P_{ij} настраиваются последовательно один за другим [2]. Поэтому нельзя производить одновременную перестройку нескольких каналов связи в процессе решения задачи, а переход решения одной задачи к другой, связанный с образованием различных P_{ij} , занимает много времени и снижает общую производительность ВС.

Возможно построение МК, позволяющих формировать несколько информационных путей, если при этом осуществлять в них настройку КЭ по символическим именам [34]. Использование символических имен дает возможность настраивать или перестраивать одновременно все допустимые программой коммутации пути P_{ij} . В таком же МК КЭ не имеет собственных адресов. Символические же имена здесь присваиваются отдельным входам и выходам МК, причем тем его входам и выходам, между которыми необходимо образовать информационные пути, должны присваиваться одинаковые имена (физически здесь имена присваиваются тем элементам ВС, которые подключены к этим входам, выходам). Присвоение имен в ВС может осуществляться в соответствии с программой настройки либо каждым ПЭ, либо единым управляющим ПЭ и определяется конкретной структурной организацией ВС с МК.

МК с настройкой по символическим именам должны строиться на базе специальных КЭ, для управления коммутацией которых не требуется отдельных каналов. При этом на фазе настройки используются те же информационные шины, по которым на фазе обмена производится передача информации. Причем с целью сокращения аппаратных затрат в МК и для упрощения управления отдельными КЭ, необходимо минимизировать число внешних выводов последних.

КЭ, который удовлетворяет этим требованиям, имеет два информационных входа A и B и один управляющий вход Z . Его структурная схема приведена на рис. 1. КЭ содержит блок сравнения (БС), блок управления (БУ) и блок коммутации (БК). В ВС выполняется операция сравнения $F1$ двух символических имен $СИа$ и $СИв$, поступающих соответственно на входы A и B . Результат операции сравнения определяется как

$$F1 = \begin{cases} 0, & \text{если } СИа \neq СИв; \\ 1, & \text{если } СИа = СИв. \end{cases} \quad (1)$$

Если символически имена представить в виде двоичных чисел: $СИа = \tilde{a}_1\tilde{a}_2\tilde{a}_3\dots\tilde{a}_k$ и

, $SIB = \tilde{b}_1 \tilde{b}_2 \tilde{b}_3 \dots \tilde{b}_k$, где $\tilde{a}_i \tilde{b}_i \in \{0,1\}$ ($i = \overline{1,k}$), то функция $F1$ примет вид

$$F1 = f_1 \vee f_2 \vee f_3 \dots \vee f_k = \bigcup_{i=1}^k f_i \quad \text{где } f = \begin{cases} 0, & \text{при } \tilde{a}_i \neq \tilde{b}_i; \\ 1, & \text{при } \tilde{a}_i = \tilde{b}_i. \end{cases} \quad (2)$$

значение функции $F1$ выдается на входу БУ, где совместно с двоичным управляющим сигналом Z (Z - определяет выполняемую фазу: $Z=1$ – фаза настройки, $Z=0$ – фаза обмена) воздействует на выработку местного управляющего сигнала $F2$. На фазе настройки сигнал $F2$ принимает нулевое значение, под воздействием которого БК переходит в разомкнутое состояние. На фазе обмена при единичном значении $F2$ БК осуществляет внутреннюю коммутацию входов A и B , а при нулевом значении сигнала $F2$ – сохраняет разомкнутое состояние.

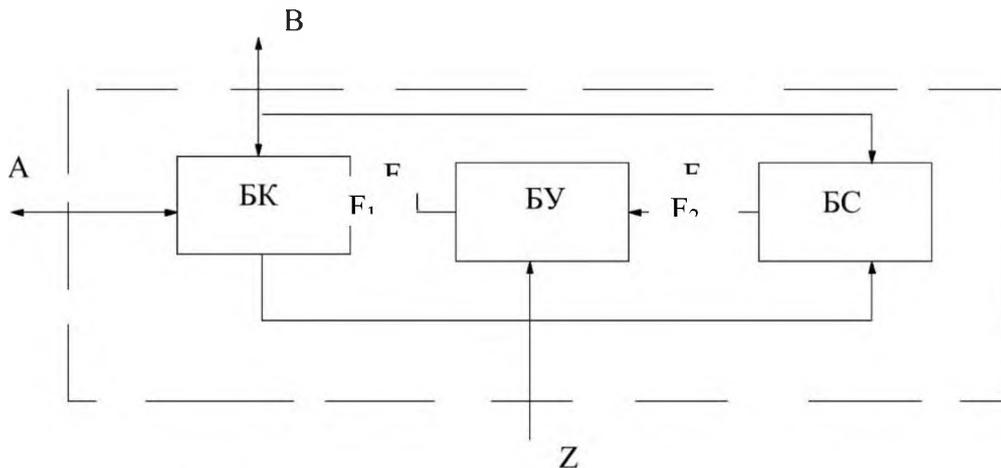


Рис.1. Структурная схема коммутирующего элемента КЭ

Применение в МК коммутирующих элементов с настройкой по символическим именам позволяет совершенствовать их структурную организацию, обеспечивая при этом расширение множества всевозможных информационных путей и повышение надежности образования отдельных $P_{ij} \in P$.

Существующие МК дают возможность устанавливать каналы связи только между элементами ММПС, условно разделенных на два множества $A = \{a_i\}$ ($i = 1,2,\dots,n$) и $B = \{b_i\}$ ($i = 1,2,\dots,l$). Основным их недостатком является невозможность образования непосредственных связей между элементами одного множества, например, связей типа $a_i - a_j$ ($i, j = \overline{1,n}$) или $b_i - b_j$ ($i, j = \overline{1,l}; i \neq j$). Такие МК называются неполными.

2. Построение МК со связями по полному графу

При решении задач с большой степени связности требуется производить обмен информацией между всеми ПЭ мультипроцессорной ВС [3], то есть необходима СС, которая позволяла бы образовывать информационные пути всех типов (по полному графу) $a_i - b_j$, $a_i - a_j$, $b_i - b_j$. В общем случае ее можно организовать с помощью трех неполных МК с размерностями $n \times l$, $n \times n$ и $l \times l$ соответственно. Однако при этом в ней будет содержаться избыточное количество КЭ. Поэтому необходимо построить МК, во внутренней структурной организации которого заложена возможность установление связей по полному графу.

МК, позволяющий осуществлять обмен информацией между любыми входами-выходами (то есть образовывать связи по полному графу) будем называть полным. В полном

МК каждая соединительная шина (как горизонтальная, так и вертикальная) должна пересекаться со всеми другими $n+l-1$ шинами не менее одного раза [1]. В местах их пересечения располагается КЭ, общее количество которых составляет величину $S = (n+1) \cdot (n+l-1)/2$. Применения полного МК вместо трех неполных при организации СС по полному графу сокращает число КЭ на величину $\Delta = (n \cdot (n-1) + l \cdot (l-1))/2$. Структурная схема СС для мультипроцессорной ВС, построена на базе полного МК в соответствии с [2], приведена на

рис. 2. В ее состав входят блоки согласования интерфейсов первой (БСА_j; $j = \overline{1, n}$ и второй (БСВ_i; $i = \overline{1, m}$ групп, матрица $n \times m$ КЭ.

С помощью БСА и БСВ МК в ММПС соединяется соответственно с ПЭ первой группы (А) и второй группы (В). КЭ для полного МК, структурная схема которого приведена рис.3 содержит схему сравнения, триггер запроса, элемент **ИЛИ-НЕ**, элемент **И**, элемент исключающее **ИЛИ** и магистральный усилитель, позволяющий осуществлять двунаправленный обмен информацией. В исходном состоянии во всех регистрах адреса записан логический адрес, соответствующий каждой строке и каждому столбцу.

В работе СС на базе полного МК можно выделить фазу обмена. На фазе обмена настройки формирующиеся каналы связи P , необходимые для обмена информацией между ПЭ_i и ПЭ_j в мультимикропроцессорной ВС на фазе обмена. Одновременно в МК может настраиваться, а затем функционировать на фазе обмена до K каналов, где $K = \min\{M, N\}$. Причем связь между любыми двумя ПЭ может быть образована $(M \cdot N - M - N)$ различными способами для двух ПЭ из разных групп, и образована N и M различными способами для двух ПЭ из одной и той же группы соответственно только первой или второй группы.

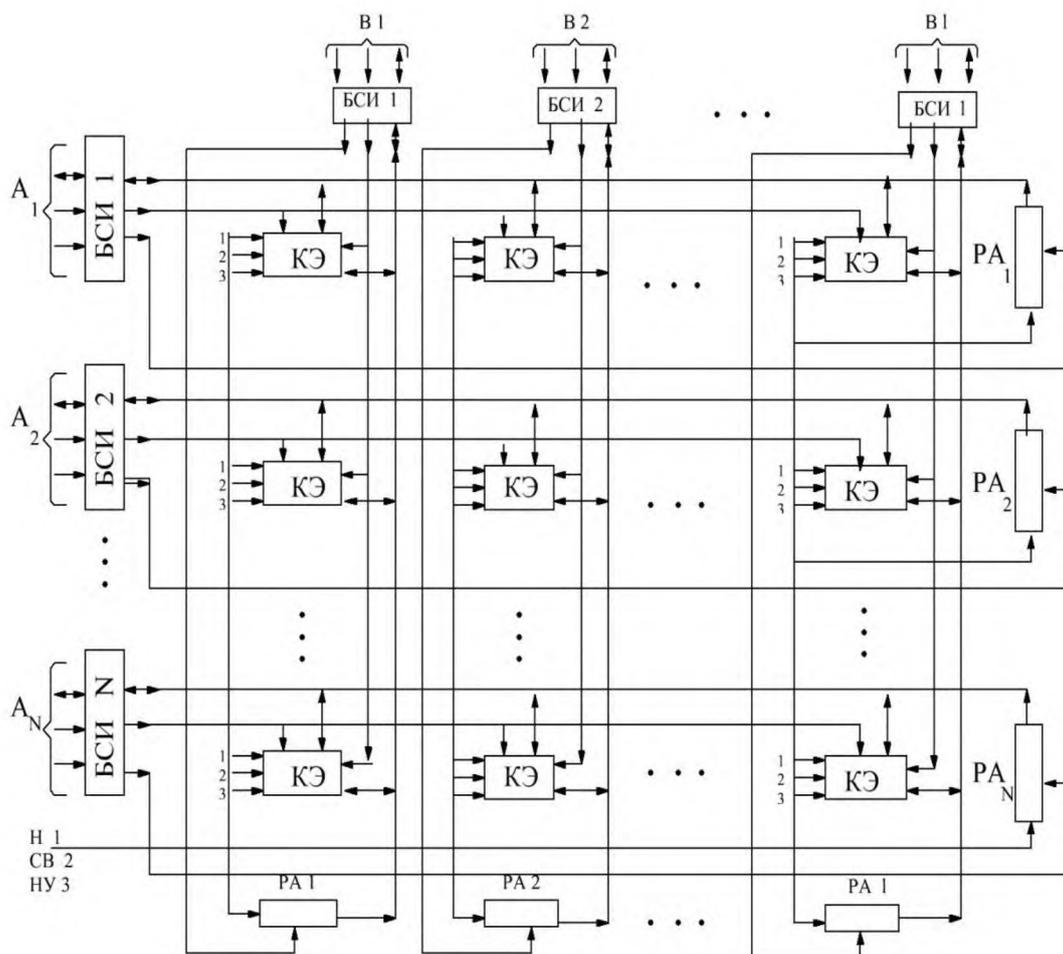


Рис.2. Структурная схема МК со связями по полному графу

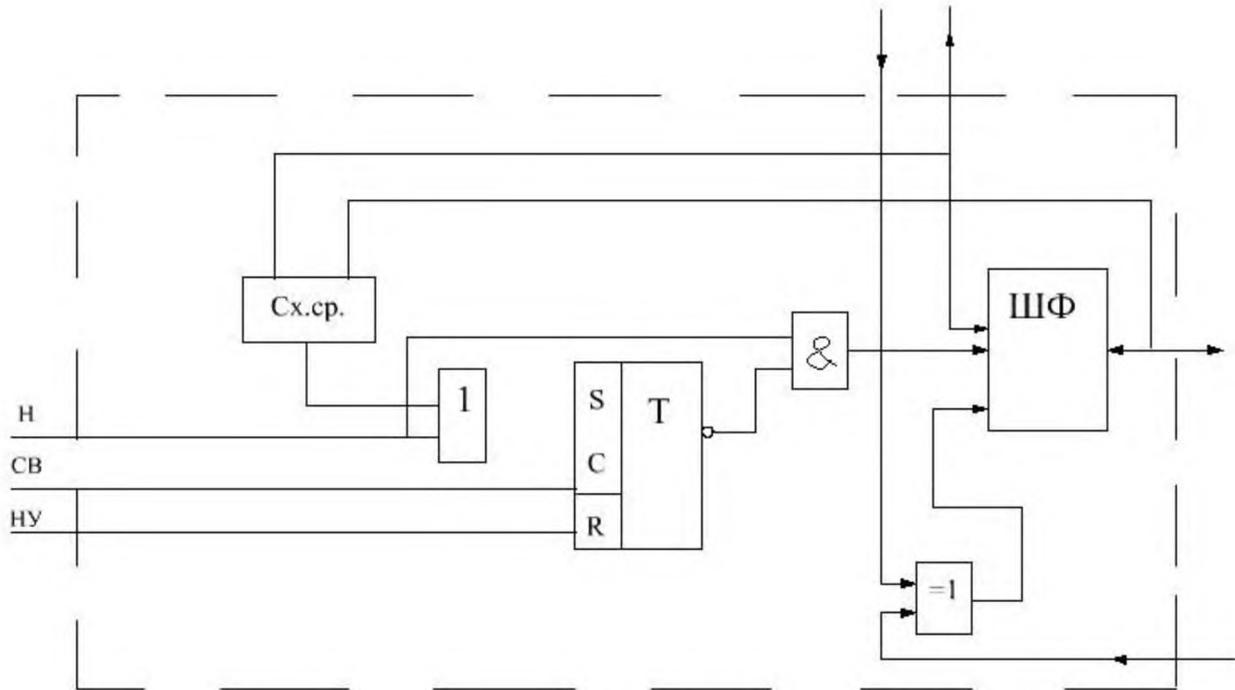


Рис. 3. Структурная схема коммутирующего элемента для МК

Во время настройки каналов связи на управляющий вход задания режима работы H поступает нулевой сигнал, который действует на протяжении всей фазы, запрещая при этом обмен информацией через БК. В начале настройки на вход начальной установки $HУ$ выдается единичный импульс, который, поступая на асинхронные входы триггеров БУ всех КЭ, сбрасывает их нулевое состояние. После этого ПЭ, между которыми необходимо образовать каналы связи, начинают выдавать одинаковые символические имена по информационным шинам, при этом соответствующему по строке или столбцу регистру имен (РСИ) запрещено выдавать свой логический адрес под действием запрещающего нулевого сигнала из второго выхода соответствующего блока согласования интерфейсов. В БС каждого КЭ осуществляется их сравнение. В случае несовпадения в БС формируется сигнал неравенства, который устанавливает триггер в БУ в единичное состояние по синхросигналу, поступающему на вход синхронизации СС. По окончании настройки на входе H устанавливается единичный сигнал, запрещающий дальнейшее изменение состояния триггеров в БУ всех КЭ. При этом в нулевом состоянии останутся триггеры только тех КЭ, на входы которых поступали одинаковые символические имена. Триггеры же остальных КЭ будут установлены в единичное состояние. Нулевой сигнал на выходе триггера, после снятия единичного сигнала с входа H (при этом на выходе БУ формируется единичный сигнал) разрешает обмен информацией между ПЭ i и ПЭ j через БК.

СС обеспечивает образование каналов связи между парами ПЭ, при этом коммутируются информационные каналы, а их направления передачи информации задаются управляющими сигналами ПЭ.

На фазе обмена будет производиться обмен информацией по тем каналам связи, которые были образованы на фазе настройки. Так, например, если на фазе настройки был образован канал связи между i -м ПЭ первой группы и j -ым ПЭ второй группы, то информация передается через блок БСА первой группы, КЭ ij матрицы КЭ и блок БСВ i второй группы. При образовании канала связи между p -ым и q -ым ($p < q < n$) ПЭ первой группы информация передается через БСА p , КЭ pi , КЭ pj и БСА q . При образовании канала связи между S -ым и K -ым ПЭ второй группы, информация передается через БСВ s , КЭ js , КЭ jk и БСВ k .

Выводы: Благодаря изменению структурной организации СС с использованием только одной общей матрицы КЭ и введением еще одной группы регистров адреса, а также изменению соединений между различными элементами МК и изменению самих КЭ, стало возможным соединения для сопряжения двух различных ПЭ не только различных групп, но и из одной группы, то есть достигается соединение по полному графу, уменьшены сложность и аппаратные затраты и повышены надежность и быстродействие СС при организации двунаправленной передачи информации.

Список литературы

1. Архитектура многопроцессорных вычислительных систем/ Под.ред. Тимохина В.И. – Л.: ЛГУ, 1981, - 145с.
2. Балабанова А.С. Многопроцессорные системы. Основы принципы организации. – Управляющие системы и машины, 1983, № 3, С. 3-10
3. Балашов Е.П., Пузанков Д.В. Проектирование информационных управляющих систем. – М.: Радио и связь, 1987. – 256с.